

DERWENT-ACC-NO: 1994-336281

DERWENT-WEEK: 199442

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Formation=method of resist=pattern -
forming
resist=pattern and decreases number
of
lithographic=processing's

PATENT-ASSIGNEE: SUMITOMO METAL IND LTD [SUMQ]

PRIORITY-DATA: 1993JP-0047639 (March 9, 1993)

PATENT-FAMILY:

| PUB-NO | PAGES | PUB-DATE | MAIN-IPC |
|---------------|--------------|--------------------|----------|
| JP 06260381 A | | September 16, 1994 | N/A |
| 007 | H01L 021/027 | | |

APPLICATION-DATA:

| PUB-NO | APPL-DESCRIPTOR | APPL-NO |
|----------------|-----------------|---------|
| JP 06260381A | N/A | |
| 1993JP-0047639 | March 9, 1993 | |

INT-CL (IPC): G03F007/20, H01L021/027

ABSTRACTED-PUB-NO: JP 06260381A

BASIC-ABSTRACT:

The formation method of the resist-pattern consists of a resist application process (S1) which applies a positive-resist on a substrate or a thin-film.

The exposure-process of performing a mask-exposure to the said positive-resist using a photo-mask. The development process (S4) develops the exposed positive-resist setting the result.

process (S1) which applies a positive-resist on a su

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-260381

(43)公開日 平成6年(1994)9月16日

| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|--------------------------|-------|--------------------|----------------|---------|
| H 0 1 L 21/027 | | | | |
| G 0 3 F 7/20 | 5 2 1 | 7316-2H 7352-4M | H 0 1 L 21/ 30 | 3 0 1 C |

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21)出願番号 特願平5-47639

(22)出願日 平成5年(1993)3月9日

(71)出願人 000002118

住友金属工業株式会社

大阪府大阪市中央区北浜4丁目5番33号

(72)発明者 山中 圭三

大阪府大阪市中央区北浜4丁目5番33号

住友金属工業株式会社内

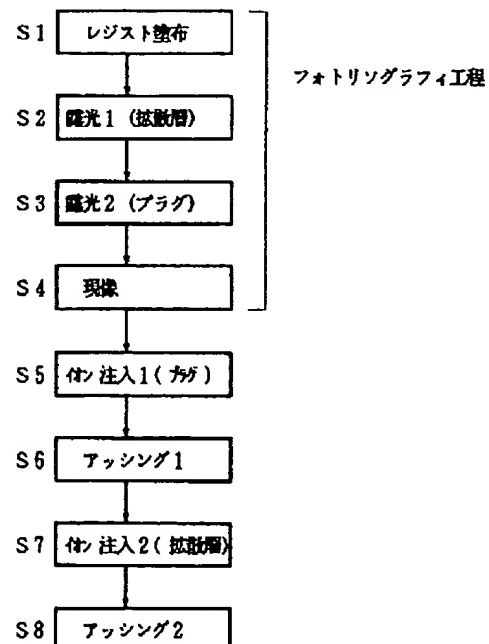
(74)代理人 弁理士 塩野入 章夫

(54)【発明の名称】 レジストパターンの形成方法

(57)【要約】

【目的】 複数のフォトリソグラフィ処理によりレジストパターンを形成する場合に、フォトリソグラフィ処理の数を減少させるレジストパターンの形成方法を提供する。

【構成】 基板または薄膜上にポジレジストを塗布するレジスト塗布工程S1と、該ポジレジストにフォトマスクを用いてマスク露光を行う露光工程と、露光されたポジレジストを現像する現像工程S4からなるフォトリソグラフィによりレジストパターンを形成するレジストパターンの形成方法において、露光工程を残膜部分が生じるようなアンダー露光条件によりマスク露光を行う工程S2と、残膜部分が生じないようなジャスト露光条件によるマスク露光を行う工程S3とする。



【特許請求の範囲】

【請求項1】 基板または薄膜上にポジレジストを塗布するレジスト塗布工程と、該ポジレジストにフォトマスクを用いてマスク露光を行う露光工程と、露光されたポジレジストを現像する現像工程からなるフォトリソグラフィによりレジストパターンを形成するレジストパターンの形成方法において、前記露光工程は、

(a) 前記ポジレジストに残膜部分が生じるようなアンダー露光条件によりマスク露光を行う工程と、

(b) 前記アンダー露光条件による露光工程後に、前記ポジレジストに残膜部分が生じないようなジャスト露光条件によるマスク露光を行う工程とからなることを特徴とするレジストパターンの形成方法。

【請求項2】 前記アンダー露光条件によるマスク露光工程を1回とすることにより2種類のパターンを1つのレジストパターン上に同時に形成する請求項1記載のレジストパターンの形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、レジストパターンの形成方法に関し、特に半導体装置やその他の薄膜素子の製造過程のフォトリソグラフィ工程に用いられるレジストパターンの形成方法に関するものである。

【0002】

【従来の技術】従来、この種のレジストパターンの形成方法を用いる製造工程として、例えば図6に示す半導体装置（半導体集積回路）の製造工程（以下、LSIプロセスという）がある。一般に、このLSIプロセスにおいてレジストパターンを形成するには、フォトリソグラフィ技術が用いられている。

【0003】フォトリソグラフィ技術はレジストにマスクパターンを転写するものであり、LSIプロセスでは、このフォトリソグラフィにより微細パターンをレジストに転写してレジストパターンを形成し、このレジストパターンを通してイオン注入や下地膜のエッチングといった処理が行われる。そして、このフォトリソグラフィの工程は、図6のLSIプロセスの工程図中のJS1～JS3のステップに示すようにレジスト塗布、露光、現像という一連の工程から構成され、その結果として1つのレジストパターンが形成される。そして、このレジストパターンは、イオン注入（図6中のJS4）といった処理が終わった後にアッシングまたはエッチングによって除去される（図6中のJS5）。

【0004】

【発明が解決しようとする課題】しかしながら、従来のレジストパターンの形成方法においては次のような問題点を有している。不純物注入あるいはエッチング工程には、多くの場合その各工程に対応してフォトリソグラフィ工程が必要であり、複数の工程からなる一連のLSIプロセスでは類似するフォトリソグラフィ工程が幾度も

繰り返し行われることになる。そのため、それぞれのフォトリソグラフィ工程に伴ってレジスト塗布、露光、現像及びレジスト除去といった各工程もフォトリソグラフィ工程の数だけ繰り返され、LSIプロセスの工程数を増加させるという問題点となっている。

【0005】本発明は上記の問題点を除去し、複数のフォトリソグラフィ工程によりレジストパターンを形成する場合に、フォトリソグラフィ工程の数を減少させるレジストパターンの形成方法を提供することを目的とする。

【0006】

【課題を解決するための手段】本発明は、前記の目的を達成するために、基板または薄膜上にポジレジストを塗布するレジスト塗布工程と、該ポジレジストにフォトマスクを用いてマスク露光を行う露光工程と、露光されたポジレジストを現像する現像工程からなるフォトリソグラフィによりレジストパターンを形成するレジストパターンの形成方法において、露光工程をポジレジストに残膜部分が生じるようなアンダー露光条件によりマスク露光を行う工程と、このアンダー露光条件によるマスク露光工程の後に、ポジレジストに残膜部分が生じないようなジャスト露光条件によるマスク露光を行う工程とするものである。また、このアンダー露光条件によるマスク露光工程を1回とすることにより2種類のパターンを1つのレジストパターン上に同時に形成するレジストパターンを形成するものである。

【0007】

【作用】本発明によれば、基板または薄膜上にポジレジストを塗布するレジスト塗布工程と、該ポジレジストにフォトマスクを用いてマスク露光を行う露光工程と、露光されたポジレジストを現像する現像工程からなるフォトリソグラフィによりレジストパターンを形成するレジストパターンの形成方法において、ポジレジスト塗布が施された基板または薄膜上にフォトマスクを用いてアンダー露光条件によりマスク露光を行って、レジスト部分に未露光によって生ずる残膜部分のパターンを形成し、さらにこのアンダー露光条件のマスク露光の次に他のフォトマスクを用いてジャスト露光条件によりマスク露光を行ってレジスト部分に残膜部分のないパターンを形成し、フォトマスクに応じてレジスト部分の膜厚が段階的に異なるレジストパターンを同時に形成する。

【0008】フォトマスクに応じてこの膜厚が段階的に異なるレジストパターンを同時形成することにより、複数のレジストパターンの形成においてもフォトリソグラフィのレジスト塗布工程と現像工程の工程回数を1回に減少する。ここで、アンダー露光条件とは、ポジレジストの露光量とレジスト残膜の厚みとの関係において塗布したレジストに残膜が生じる程度の露光量を照射する露光の条件であり、ジャスト露光条件とは、ポジレジストの露光量とレジスト残膜の厚みとの関係において塗布し

たレジストに残膜が生じない露光量を照射する露光の条件である。

【0009】また、基板または薄膜上にポジレジストを塗布するレジスト塗布工程と、該ポジレジストにフォトマスクを用いてマスク露光を行う露光工程と、露光されたポジレジストを現像する現像工程からなるフォトリソグラフィによりレジストパターンを形成するレジストパターンの形成方法において、ポジレジスト塗布が施された基板または薄膜上にフォトマスクを用いたアンダー露光条件によりマスク露光を1回行って、レジスト部分に未露光によって生ずる残膜部分からなるパターンを形成し、このアンダー露光条件のマスク露光の次に他のフォトマスクを用いてジャスト露光条件によりマスク露光を行って、レジスト部分に残膜部分のないパターンを形成してレジスト部分の膜厚が異なる2種類のパターンを1つのレジストパターン中に同時に形成する。

【0010】また、本発明のレジストパターンを実際のLSIプロセスに適用する場合には、まず完全に抜けたレジストパターンを通してイオン注入、エッチング等の処理を行う。その後、アッシングによって使用済みの第1のパターンである膜厚の薄いレジストの部分のみを除去し、段差によって形作られている他のパターンのみを残す。そして、このパターンに応じてイオン注入、エッチング等の処理を行う。

【0011】したがって、従来、イオン注入、エッチングといったプロセス処理を複数回行う場合、それぞれに応じたレジスト塗布、露光、現像という一連のフォトリソグラフィプロセスを複数回行う必要があったが、本発明のレジストパターンの形成方法を用いることによって、フォトリソグラフィプロセスを1回に削減することが可能となる。

【0012】

【実施例】以下、本発明の実施例について図を参照しながら詳細に説明する。図1は本発明のレジストパターンの形成方法を説明する工程図であり、図2及び図3は本発明のレジストパターンの形成方法の各工程における模式断面図である。図1に示す工程は、本発明のレジストパターンの形成方法をトランジスタの拡散層及びコンタクトのプラグ注入に適用する場合を示しており、このトランジスタの拡散層及びコンタクトのプラグ注入は、ステップS5及びステップS7のイオン注入により行われる。以下、図1に示すステップの順に従って説明する。〔ステップS1：レジスト塗布工程〕この工程は、基板上にポジレジストを塗布する工程であり、図2の(a)において、シリコン基板1上にゲート電極2を形成後、スピコートによりポジレジスト3（例えばPFX15（住友化学工業（株）製）を約2μmの厚みで塗布する。なお、図2の(a)において、ポジレジスト3中の斜線で示される第1露光部6は、次のステップS2の工程で露光される部分であり、このステップS1の段階で

は他のポジレジスト3の部分と均一の状態にある。

【0013】次に、露光工程について説明する。本発明のレジストパターンの形成方法の露光工程においては、露光量とレジスト残膜の厚みとの相関関係を用いて、露光量を調節してレジスト残膜の厚みを制御し、これによりレジスト膜厚の異なるレジストパターンを形成する。この露光量とレジスト残膜の厚みとの相関関係は、例えばポジレジスト（例えばPFX15（住友化学工業（株）製）に紫外光を照射した場合の露光量とレジスト残膜の厚みとの相関関係は、図4（縦軸はレジスト残膜の厚み（μm）であり、横軸は露光量（mJ/cm²）あるいは露光時間（msec）である）に示すものとなる。したがって、この相関関係を用いて、露光量を調節することによりレジスト残膜の厚みを制御することができる。例えば、露光量を150（mJ/cm²）とした場合にはレジスト残膜の厚みは1μmとなり、露光量を210（mJ/cm²）とした場合には、レジスト残膜の厚みは0μmとなる。なお、露光量（mJ/cm²）と露光時間（msec）との間には、

露光量（mJ/cm²）＝単位時間当たりの露光量（J/cm²・sec）×露光時間（msec）

の関係があり、また露光装置が決まればその露光装置により照射される単位時間当たりの露光量は一定であるため、レジスト残膜の厚みを定めるパラメータとしては露光量（mJ/cm²）に代えて露光時間（msec）とすることもできる。

【0014】次のステップS2の第1露光工程とステップS3の第2露光工程は、前記露光量とレジスト残膜の厚みとの相関関係を用いてレジスト残膜の厚みの制御を行うものである。

〔ステップS2：第1露光工程〕この工程は、拡散層のパターンを形成するための露光を行う工程であり、図2の(a)において、ポジレジスト3の上方に拡散層のパターンを形成するためのフォトマスク4を設け、その上から例えば波長434nmの紫外光5を当てフォトマスク4で覆われていないポジレジスト3を露光させる。この露光はレジスト残膜の厚みが約1μmとなる露光条件で行われる。この露光条件は、例えば前記図4において露光量を150mJ/cm²とすることにより設定される。したがって、レジスト塗布時のレジスト膜の厚みが2μmであるから図2の(a)中の斜線で示される第1露光部6の厚みは約1μmとなり、第1露光部6とシリコン基板1との間のポジレジスト3のレジスト残膜の厚みは約1μmとなる。本発明において、この露光をアンダー露光条件と称することにする。

〔ステップS3：第2露光工程〕この工程は、プラグのパターンを形成するための露光を行う工程であり、図2の(b)において、前記第1露光後のポジレジスト3の上方にプラグのパターンを形成するためのフォトマスク7を設け、その上から例えば波長434nmの紫外光8

5

を当てフォトマスク7で覆われていないポジレジスト3を露光させる。この露光は、前記第1露光で未露光のレジスト残膜部分を露光するものであり、第1露光と合計してポジレジスト3の膜が完全に露光される条件（以下、本発明においてジャスト露光という）を満たすものである。この露光条件は、図4から約 $60\text{ mJ}/\text{cm}^2$ である。したがって、第2露光部9は斜線で示されるようにポジレジスト3の全膜厚分が露光される。

〔ステップS4：現像工程〕この工程は、前記露光工程により露光された部分を現像してレジストパターンを形成する工程であり、図2の(c)において、例えばNMD-3（東京応化工業（株）製）等の現像液により、前記第1露光部6と第2露光部9を現像して除去する。この現像工程により、ステップS2の第1露光工程で露光された拡散層パターンはレジスト残膜の厚みが約 $1\text{ }\mu\text{m}$ のレジストパターンとなり、ステップS3の第2露光工程で露光されたプラグ層のパターンは完全に抜けたレジストパターンとなる。また、前記第1露光工程及び第2露光工程の両露光において露光されなかったレジスト部分は、レジスト残膜の厚みが約 $2\text{ }\mu\text{m}$ のレジストパターンとして残る。このようにして約 $1\text{ }\mu\text{m}$ ごとの段差を有したレジスト残膜の厚みが異なるレジストパターンが形成される。したがって、前記ステップS1～ステップS4によりフォトリソグラフィ工程が構成され、このフォトリソグラフィ工程によりレジスト残膜の厚みが異なるレジストパターンが形成される。

【0015】次に、前記ステップにより形成されたレジスト残膜の厚みが異なるレジストパターンを用いてイオン注入及びレジストの除去が行われる。

〔ステップS5：第1イオン注入工程〕この工程は、前記工程で形成されたレジストパターンを用いてイオン注入を行いプラグ部分を形成する工程であり、図2の(d)において、レジストパターン上から質量数31の P^+ イオン10を入射エネルギー 50 KeV 、注入量 $3\times 10^{15}\text{ cm}^{-2}$ でプラグ注入を行い、コンタクト部にプラグ注入層11を形成するものである。このイオン注入において、レジスト残膜の厚みが約 $1\text{ }\mu\text{m}$ の拡散層パターンの部分及び露光されていないレジスト残膜の厚みが約 $2\text{ }\mu\text{m}$ のパターン部分は、このイオン注入に対して十分にマスク性があるため、結局レジスト膜が除去されている部分にのみイオン注入が行われ、所望のプラグの領域にのみプラグ注入層11が形成される。

〔ステップS6：第1アッシング工程〕この工程は、前記工程で使

6

の(d)のレジストパターンのレジスト膜厚を均一に約 $1\text{ }\mu\text{m}$ 除去することにより、結局図2の(c)のレジストパターンにおいてレジスト膜厚が約 $2\text{ }\mu\text{m}$ であった拡散層を形成するためのレジストパターンの部分のみが、ポジレジスト3の残膜の厚みを約 $1\text{ }\mu\text{m}$ として残ることになる。

〔ステップS7：第2イオン注入工程〕この工程は、前記工程で形成されたレジストパターンを用いてイオン注入を行い拡散層を形成する工程であり、図3の(a)において、レジストパターン上から質量数75の As^+ イオン13を入射エネルギー 100 KeV 、注入量 $5\times 10^{15}\text{ cm}^{-2}$ で拡散層注入を行い、シリコン基板1の表面に N^+ 拡散層14を形成するものである。この拡散層注入において、露光されていないレジスト残膜の厚みが約 $1\text{ }\mu\text{m}$ のパターン部分は、この拡散層注入に対して十分にマスク性があるため、結局レジスト膜が除去されている部分にのみ拡散層注入が行われ、所望の拡散層の領域にのみ N^+ 拡散層14が形成される。

〔ステップS8：第2アッシング工程〕この工程は、前記工程で使

用したレジスト残膜の厚みが約 $1\text{ }\mu\text{m}$ の拡散層のレジストパターンを除去する工程であり、図3の(b)において、前記第1アッシング工程に使用したアッシャーによりアッシングを行いレジストパターンを除去するものであり、この第2除去部15は図中において破線で示される。このアッシングは、図3の(a)のレジストパターンのレジスト膜厚を均一に約 $1\text{ }\mu\text{m}$ 除去し、結局全てのレジストパターンを除去することになる。このステップにより、シリコン基板1表面にプラグ注入層11と拡散層14が形成されることになる。この後、図3の(c)に示すように、層間絶縁膜のBPSG16、コンタクトホール及びA1配線17を形成して半導体集積回路等が形成される。

〔実施例の効果〕次に、本発明のレジストパターンの形成方法と従来のレジストパターンの形成方法を図5を用いて比較する。図5の(a)は前記図1と同様の本発明のレジストパターンの形成方法による工程図であり、図5の(b)は従来のレジストパターンの形成方法による工程図であり、それぞれフォトリソグラフィの処理を2回行う場合を示している。

【0016】本発明のレジストパターンの形成方法によれば、フォトリソグラフィ処理に要する工程数は図5のS1～S4の4工程であり、一方、従来のレジストパターンの形成方法によれば、フォトリソグラフィ処理に要する工程数は図5のS1～S3とS6～S8の合計6工程である。したがって、本発明のレジストパターンの形成方法を用いることにより、フォトリソグラフィ処理に要する工程数が減少する。

【0017】また、半導体集積回路等の製造プロセス全体における工程数を比較しても、本発明のレジストパターンの形成方法によれば、フォトリソグラフィ処理を1

回の工程とすることができるため、全体に要する工程数は8工程となるのに対し、従来のレジストパターン形成方法によれば、フォトリソグラフィ処理は2回の工程により行うため、全体に要する工程数は10工程となる。したがって、本発明のレジストパターンの形成方法を用いることにより、プロセス全体における工程数も減少する。

〔実施例の実施態様1〕前記実施例において、アッシングに代えてレジストエッチングを行うことも可能である。

〔実施例の実施態様2〕前記実施例において、アンダー露光を複数回行うことも可能である。

〔実施例の実施態様3〕前記実施例において、膜厚差が複数段で異なるレジストパターンを形成することも可能である。

【0018】なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づき種々の変形が可能であり、それらを本発明の範囲から排除するものではない。

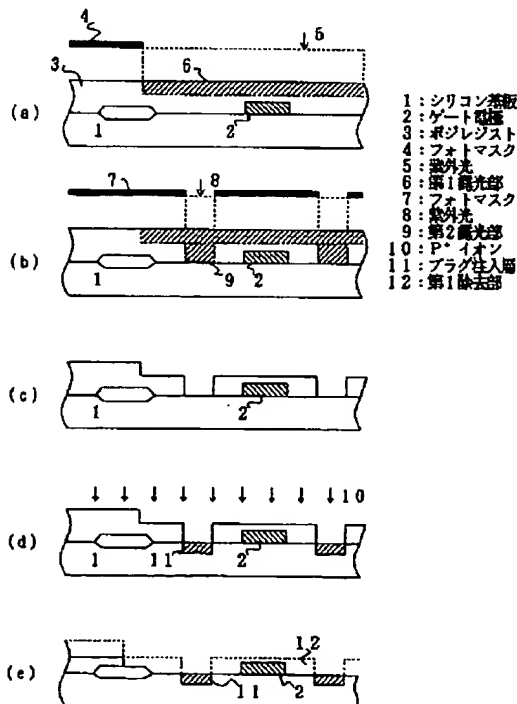
【0019】

【発明の効果】以上説明したように、本発明によれば、複数のフォトリソグラフィ処理によりレジストパターンを形成する場合に、フォトリソグラフィ処理の工程の数を減少させることができる。

【図面の簡単な説明】

【図1】本発明のレジストパターンの形成方法を説明す

【図2】



る工程図である。

【図2】本発明のレジストパターンの形成方法の各工程における模式断面図である。

【図3】本発明のレジストパターンの形成方法の各工程における模式断面図である。

【図4】露光量とレジスト残膜の厚みとの相関関係を示す図である。

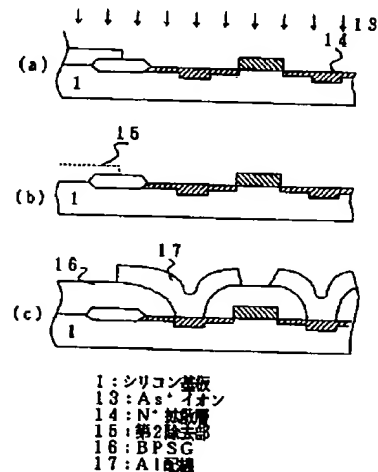
【図5】本発明と従来のレジストパターンの形成方法による工程の比較図である。

10 【図6】LSIプロセスの工程図である。

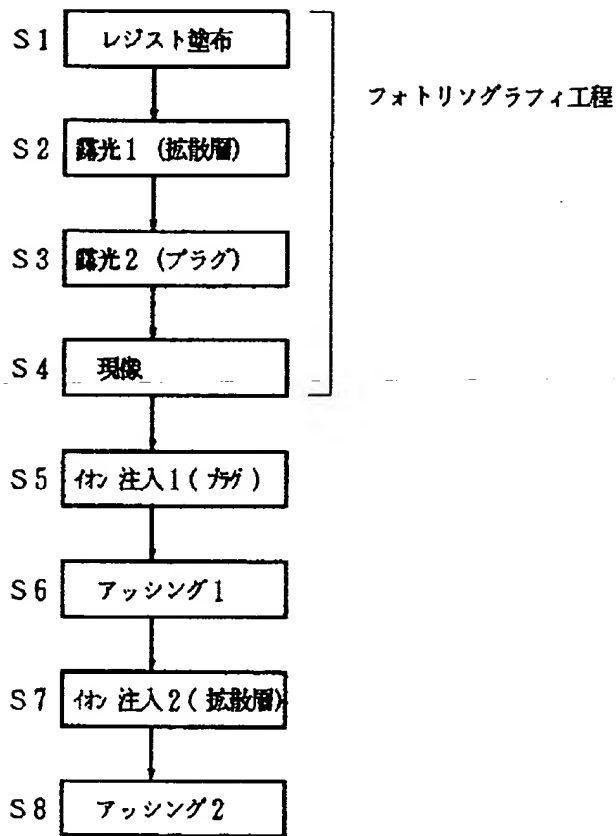
【符号の説明】

- 1…シリコン基板
- 2…ゲート電極
- 3…ポジレジスト
- 4, 7…フォトマスク
- 5, 8…紫外光
- 6…第1露光部
- 9…第2露光部
- 10…P⁺ イオン
- 11…プラグ注入層
- 12…第1除去部
- 13…As⁺ イオン
- 14…N⁺ 拡散層
- 15…第2除去部
- 16…BPSG
- 17…Al配線

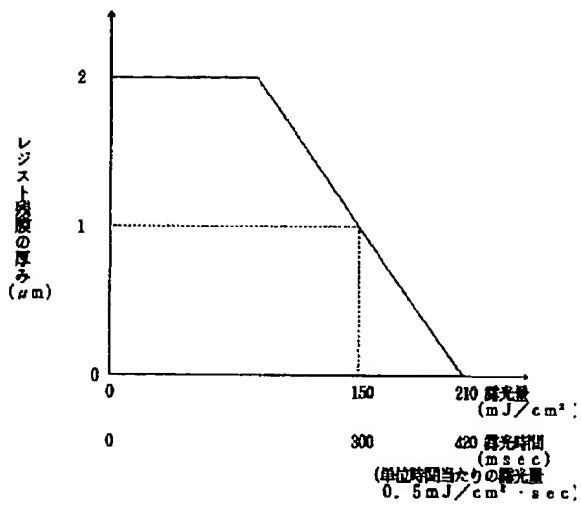
【図3】



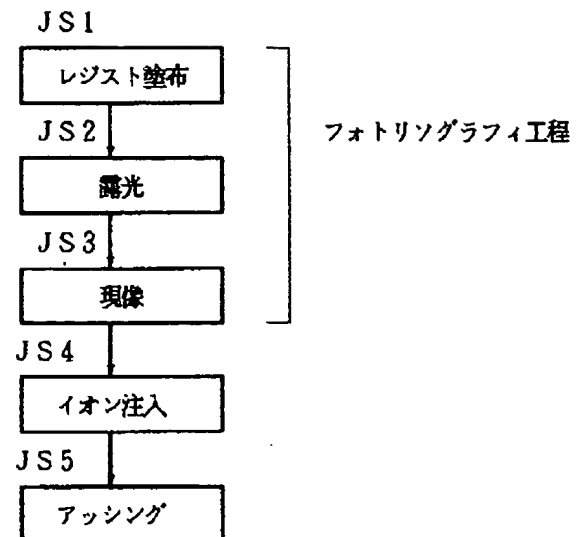
【図1】



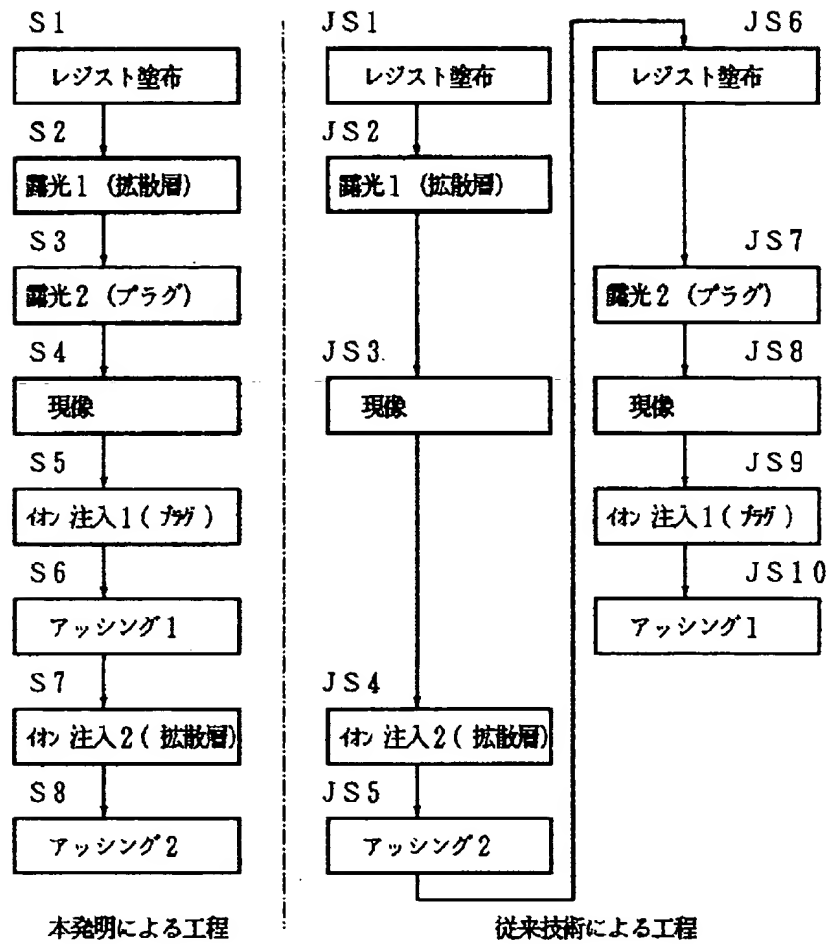
【図4】



【図6】



【図5】



(a)

(b)